



Release Identification: LTC2262

2009.04.23

リニアテクノロジー、新製品「LTC2262」を販売開始

データ変換システム内のデジタル・フィードバック・ノイズを低減する超低消費電力 14 ビット、150Msps ADC

2009 年 4 月 23 日 - 高性能アナログ IC のリーディングカンパニーであるリニアテクノロジーは、消費電力をわずか 149mW と、競合ソリューションの 3 分の 1 以下に抑えた低消費電力の 14 ビット 150Msps アナログ・デジタル・コンバータ(ADC)「LTC2262」の販売を開始しました。LTC2262 には、コマーシャル温度グレードとインダストリアル温度グレード があります。1,000 個時の参考単価は 14 ビットの LTC2262-14 が 5,985 円(税込み)から、12 ビットの LTC2262-12 が 3,675円(同)からで、リニアテクノロジー国内販売代理店各社経由で販売されます。いずれのデバイスもRoHS に準拠したオプションの鉛フリー・パッケージで発注可能です。ファミリの全製品の詳細及びLTC2262の評価用ボードとサンプル については、www.linear-tech.co.jp をご覧ください。

LTC2262 は、サンプリングレート 25Msps~150Msps、消費電力 35mW~149mW のピン互換 14 ビットおよび 12 ビット ADC ファミリのデバイスです。この新たな性能基準により、厳しい電力削減要求によって制限を受ける携帯アプリケーションの性能向上を図ることができ、3G/4G LTE および WiMAX 基地局装置の運転効率を高め、継続的な運転経費を低減することができます。消費電力の大幅削減に加えて、LTC2262 は 2 つの独自機能を搭載することにより、レイアウトが適切に行われていない可能性がある場合でもデジタル・フィードバック・ノイズの低減を図ります。これらの機能に低消費電力という特長を組み合わせることにより、携帯型医療用画像処理および超音波機器、携帯型テスト装置および計測機器、非破壊試験装置、ソフトウェア無線、携帯電話基地局などの各種アプリケーション向けに高速 ADC を使用した設計作業を簡素化します。

デジタル・フィードバック・ノイズは ADC 出力のエネルギーがアナログ部に再結合すると発生し、ADC 出力スペクトラム内でノイズフロアの異形状やスパーとして現れる相互作用を引き起こします。 最悪の状況はミッドスケールで生じ、すべての出力が 1 から 0、または 0 から 1 に変化し、入力に再結合する大きなグランド電流が発生します。

このような問題に対処するために、LTC2262は独自の交互ビット極性 (ABP) モードを備えています。このモードでは、1 と 0 の切り替え数を均等にするために、すべての奇数ビットを出力バッファの前で反転させます。この方法により、デジタル・フィードバックの一因となる大きなグランド・プレーン電流が効果的にキャンセルされます。交互ビット極性モードに加えて、オプションのデータ出力ランダマイザを使って、デジタル出力の干渉を低減できます。ランダマイザはデジタル出力の相関性を解除し、ADC 入力に再結合する反復コードパターンによって出力スペクトラムに不要なトーンが生じる可能性を低減します。どちらのデジタル・フィードバック低減手法でも、SFDR を 10dB ~ 15dB 改善できることが実証されています。

LTC2262 は 1.8V という低電圧のアナログ電源で動作するので、AC 特性を損なわずに大幅な電力節減を実現します。 この ADC はベースバンドでの SNR が 72.8dB、 SFDR が 88dB です。また、0.17ps_{RMS} という極めて低いジッタにより、 優れたノイズ特性を保ちながら IF 周波数をアンダーサンプリングできます。

LTC2262 の革新的なデジタル出力は、フルレート CMOS、ダブルデータレート CMOS、ダブルデータレート LVDS のいずれかに設定することができます。ダブルデータレートのデジタル出力では、クロックの立ち上がり/立ち下がりの両方のエッジでデータを送信することができるので、必要なデータラインの数が半減します。また、個別の出力電源により、CMOS 出力は 1.2V ~ 1.8V の範囲で振幅します。

6mm x 6mm QFN パッケージで供給される LTC2262 は、50%以外のクロック・デューティサイクルを容易に利用できるクロック・デューティサイクル・スタビライザ回路を内蔵し、プログラム可能なデジタル出力タイミング、プログラム可能な LVDS 出力電流、オプションの LVDS 出力終端を特長としています。これらの特長を組み合わせることにより、ADC とデジタル受信機間のデータ送信の柔軟性が向上します。

LTC2262 ファミリの特長:

- SNR:72.8dB
- SFDR:88dB
- 低消費電流:149mW
- 単一 1.8V 電源
- CMOS、DDR CMOS または DDR LVDS 出力
- 選択可能な入力範囲: 1V,,,~2V,,,
- 800MHz のフルパワー帯域幅 S/H
- オプションのデータ出力ランダマイザ
- オプションのクロック・デューティサイクル・スタビライザ
- シャットダウン・モードとナップ・モード
- 設定制御用のシリアル SPI ポート
- ピン互換の 14 ビットおよび 12 ビット・バージョン
- 40 ピン(6 mm x 6mm) QFN パッケージ

フォトキャプション: 超低消費電力 14 ビット 150Msps ADC

Copyright: 2009 Linear Technology

以上